

Układy cyfrowe

Przedmiot: Urządzenia techniki komputerowej

Nauczyciel: Mirosław Ruciński

Temat: Bramki logiczne i ich tablice prawdy.

Cela kształcenia: Zna symbole graficzne i działania logiczne bramek: Bramka OR; Bramka AND; Bramka NOT - inwerter Bramki; NAND i NOR; Bramka XOR - ExclusixeOR. Potrafi rozpoznać symbole oraz wyjaśnić funkcje podstawowych bramek logicznych stosowanych w technice komputerowej

Zagadnienia:

Bramka OR.

Bramka AND.

Bramka NOT.




Bramka NOR.




Bramka NAND.

Bramki XOR, EX-OR

Bramkami logicznymi nazywamy układy elektroniczne realizujące funkcje logiczne jednej lub wielu zmiennych. Sygnały wejściowe i wyjściowe bramek przyjmują wartość 0 lub 1. Podstawowe bramki logiczne to: AND, OR, NOT (inwerter), NAND, NOR, XOR. Wszystkie bramki logiczne, z wyjątkiem NOT mogą mieć większą liczbę wejść. Bramki logiczne należą do grupy ***cyfrowych układów kombinacyjnych***. Układów, w których ***stan wyjść jednoznacznie zależy od aktualnego stanu wejść***.

Bramka scharakteryzowana jest poprzez ***nazwę, symbol graficzny, funkcje logiczne, tablicę prawdy***.

Nazwa bramki	Symbol graficzny	Funkcja logiczna	Tablica prawdy															
NOT	 $Y = \bar{A}$	$Y = \bar{A}$	<table border="1"> <thead> <tr> <th>A</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	Y	0	1	1	0									
A	Y																	
0	1																	
1	0																	
<p>Bramka NOT (inwerter) <i>realizuje funkcję logiczną „nie”</i>. Jest to układ zmieniający wartość logiczną sygnału na przeciwną tzn. daje na wyjściu sygnał jeden, gdy na wejściu pojawia się zero i odwrotnie.</p>																		
AND	 $Y = AB$	$Y = AB$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
<p>Bramka AND czyli <i>funkcja logiczna „i”</i>, jest to układ iloczynu logicznego, który spełnia następujące funkcje: na wyjściu pojawia się sygnał 1 wtedy i tylko wtedy, kiedy oba sygnały wejściowe posiadają wartość logiczną jeden.</p>																		
OR	 $Y = A+B$	$Y = A+B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
<p>Bramka OR czyli <i>funkcja logiczna „lub”</i> - jest to układ sumy logicznej, który daje na wyjściu sygnał jeden, jeżeli tę wartość ma co najmniej jeden z sygnałów. Oznacza to, że zero pojawia się wtedy i tylko wtedy, kiedy oba sygnały są wartości zero.</p>																		

<p>NAND</p>	 $Y = \overline{AB}$	$Y = \overline{AB}$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Y																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
<p>Bramka NAND (<i>funkcja logiczna „nie-i”</i>) jest to układ logiczny iloczynu zanegowanego, dający na wyjściu wartość zero wtedy i tylko wtedy, gdy na wejściu wszystkie sygnały mają wartość jeden.</p>																		
<p>NOR</p>	 $Y = \overline{A+B}$	$Y = \overline{A+B}$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Y																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
<p>Bramka NOR (<i>funkcja logiczna „nie-lub”, układ sumy zanegowanej</i>) jest to układ, na którego wyjściu pojawia się sygnał jeden wtedy i tylko wtedy, gdy na wszystkich wejściach istnieje sygnał zero.</p>																		
<p>XOR</p>	 $Y = A \oplus B$	$Y = A \oplus B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0
A	B	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
<p>Bramka EX-OR, EXCLUSIVE-OR (albo) realizuje różnicę symetryczną.</p>																		

Zadanie do wykonania: Narysuj dwuwejściową bramkę **EX-NOR** (symbol bramki, tablicę prawdy, funkcją jaką realizują bramka).

Właściwości operacji logicznych ich realizacja.

Cele kształcenia: Zna operacje logiczne. Analizuje działania układów zbudowanych z bramek logicznych.

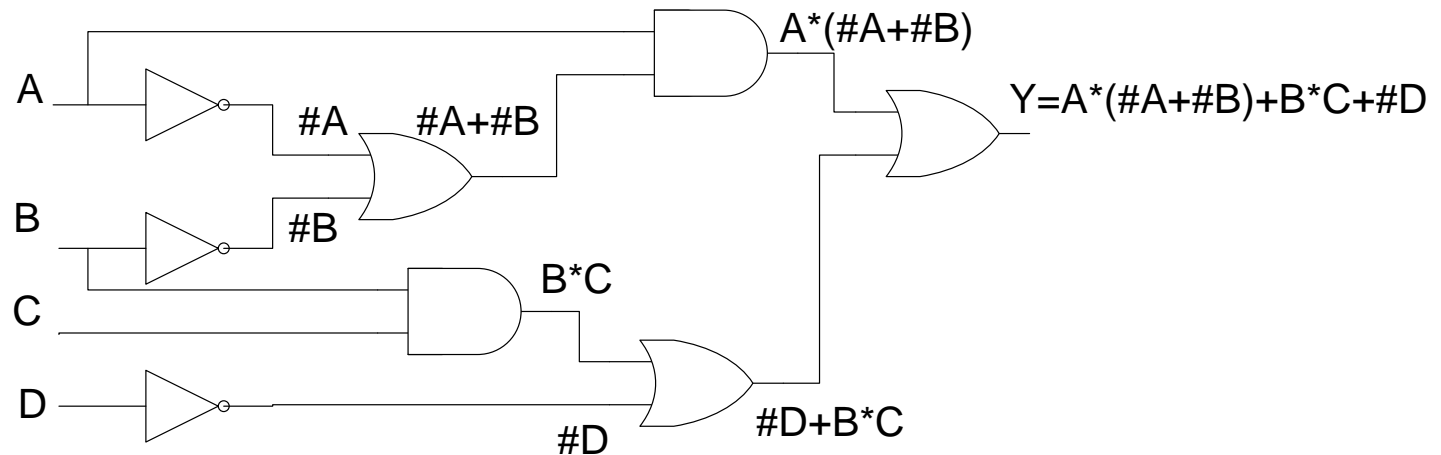
Zagadnienia:

Realizacja funkcji za pomocą bramek logicznych

Za pomocą odpowiednich połączeń bramek można zrealizować każdą funkcję.

$$Y = A \bullet (\bar{B} + \bar{A}) + B \bullet C + \bar{D}$$

Reprezentację funkcji w postaci schematu:



Temat: Układy cyfrowe.

Cele kształcenia: Zna podstawowe pojęcia określające układy cyfrowe. Umie wyjaśnić podział podstawowych układów cyfrowych.

Zagadnienia:

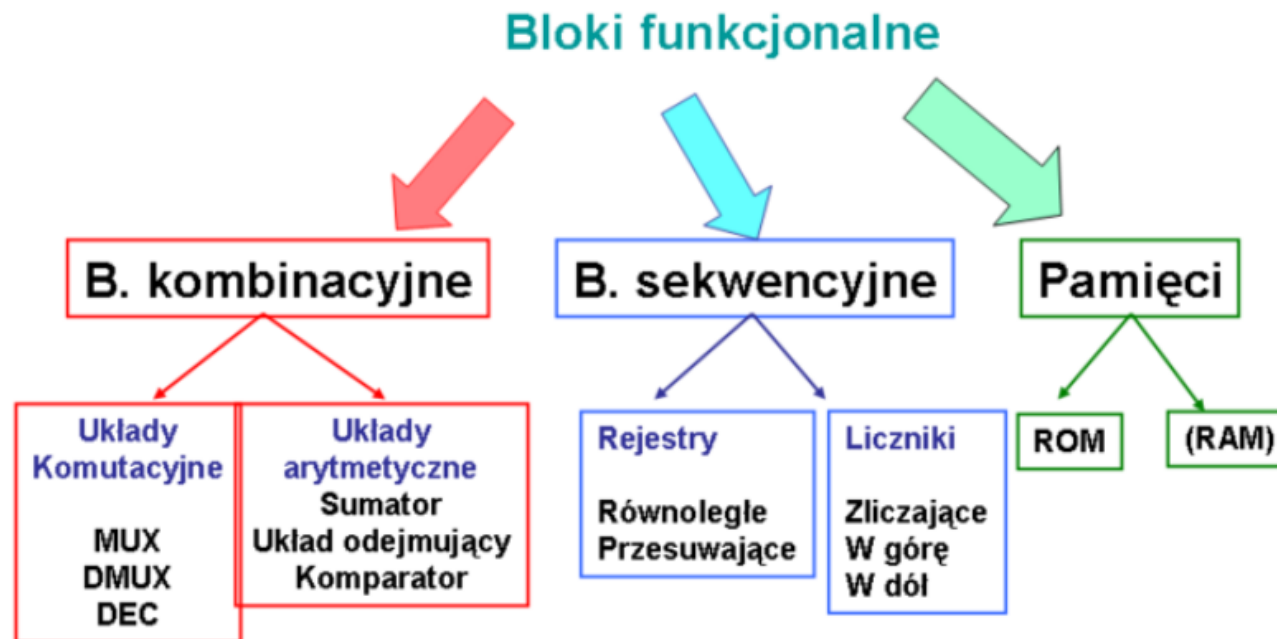
1. Układy scalone.
2. Układy sekwencyjne i kombinacyjne.
3. Układy synchroniczne i asynchroniczne.
4. Układy bipolarne i unipolarne.
5. Układy monolityczne i hybrydowe.

Układy cyfrowe – budowane są z konstrukcyjnych elementów takich jak:

Bramki i elementy pamięciowe (przerzutniki),

Bloki funkcjonalne, układy kombinacyjne, sekwencyjne, pamięci.

Złożone układy mogą być wykonywane w zależności od ich zastosowania jako układy sterowania, sygnałowe, specjalizowane procesory.



1. Układ scalony jest *półprzewodnikowym kryształem krzemu*, inaczej zwanym modułem (*ang. chip*), zawierającym elektroniczne części, takie jak: *tranzystory, diody, rezystory i kondensatory*. Elementy te są połączone wewnątrz modułu, realizując żądany układ elektroniczny. Moduł jest zamontowany w *ceramicznej lub plastikowej obudowie* z przymocowanymi zewnętrznymi końcówkami.

Układy scalone klasyfikuje się ze względu na technologie, w jakich zostały wykonane. Do najbardziej popularnych należą następujące technologie:

TTL (bipolarne) (ang. Transistor Transistor Logic), stan niski od 0,2 do 0,8 V, stan wysoki od 2 do 5 V

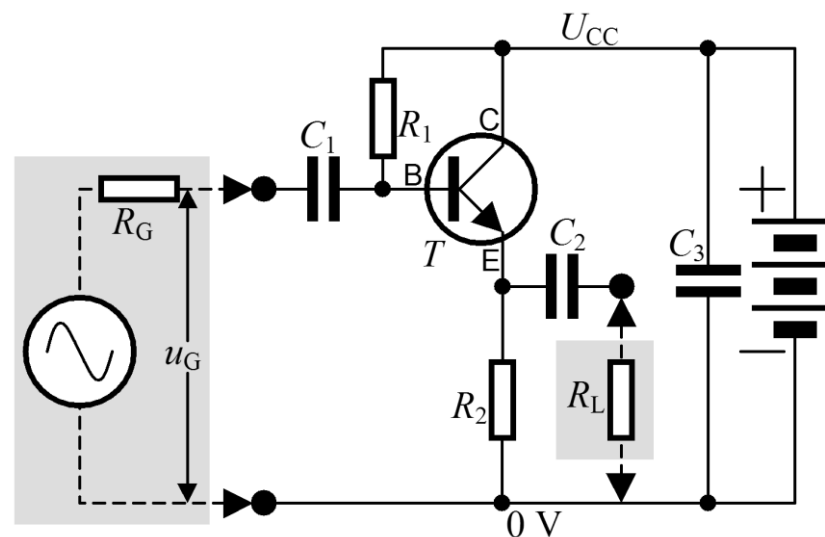
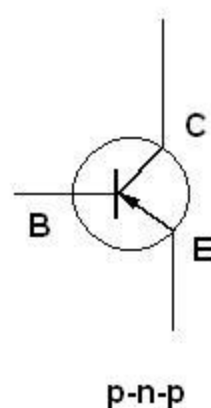
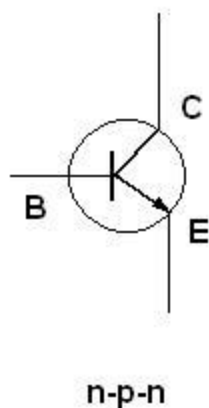
CMOS (unipolarne) (ang. Complementary metal–oxide–semiconductor), Mogą być zasilane znacznie szerszym zakresem napięć niż TTL (od 2 do 6V) CMOS od 3 do 15 V (AC)

ECL (ang. Emitter Coupled Logic),

MOS (ang. Metal Oxide Semiconductor).

Tranzystory bipolarne, oznaczenie tranzystorów npn, pnp. Przykładowy schemat z tranzystorem NPN.

Oznaczenia tranzystorów

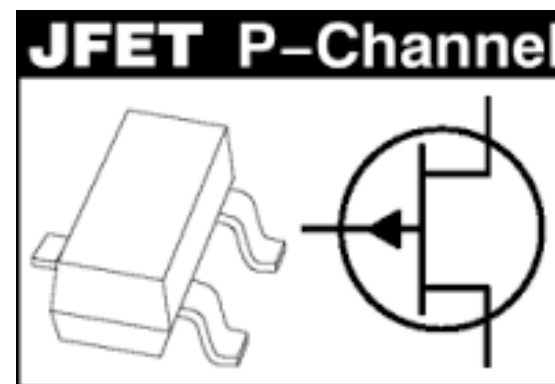
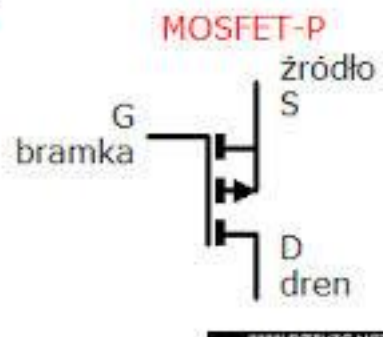
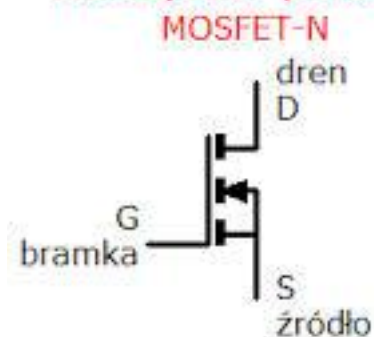


Układy unipolarne CMOS budowane są na bazie tranzystorów polowych MOS Tranzystory unipolarne (tranzystory polowe) to takie, w których prąd płynie przez półprzewodnik o **jednym typie przewodnictwa**. **Prąd wyjściowy** jest w nich funkcją **napięcia sterującego**.

W obszarze półprzewodnika z dwiema elektrodami: **źródłem (symbol S)** i **drenem (D)** tworzy się tzw. **kanał, którym płynie prąd**. Wzdłuż tego obszaru umieszczona jest trzecia elektroda, zwana **bramką (G)**. **Napięcie przyłożone do bramki zmienia przewodnictwo kanału**, wpływając w ten sposób na płynący prąd. **W tranzystorach MOSFET bramka jest odizolowana od kanału warstwą dielektryka, a w tranzystorach polowych złączowych (JFET) spolaryzowanym w kierunku zaporowym złączem p-n.**

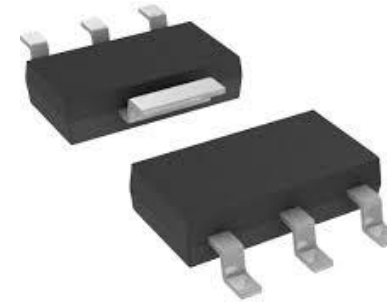
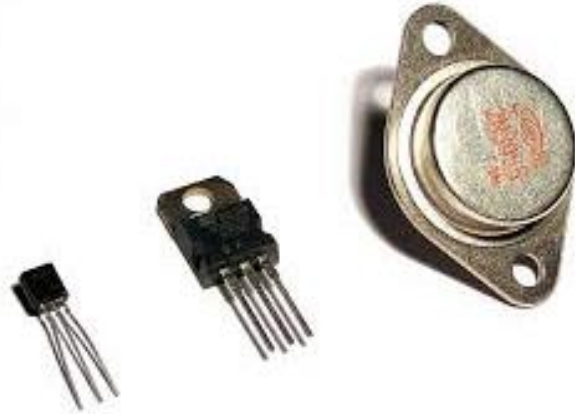
Symbole tranzystorów unipolarnych

Tranzystor polowy



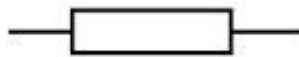
Tranzystory w różnych typach obudowy

Montaż przewlekany (ang. Through-Hole Technology, THT)



Tranzystory - montaż powierzchniowy (ang. *Surface Mount Technology, SMT*)

Rezystor_(potocznie opornik) jest elementem biernym obwodu elektrycznego. Rezystory służą do ograniczenia prądu płynącego w określonych obwodach, oraz do ustalenia określonego spadku napięć. Parametrem rezystora jest rezystancja oznaczona literą R, którą wyraża się w omach Ω . Na 10 Ω , 100 Ω , 1 k Ω , 100 k Ω , 2 M Ω itd.



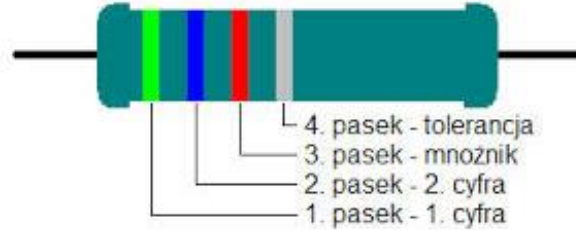
Symbol rezystora



Rezystor 5,6 k Ω . Tolerancja 0,1 %



Rezystor 1,5 Ω 5W. Tolerancja 5%

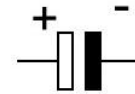


Kod kreskowy rezystorów określający ich rezystancję i tolerancję.

Kondensator element pojemnościowy obwodu elektrycznego.



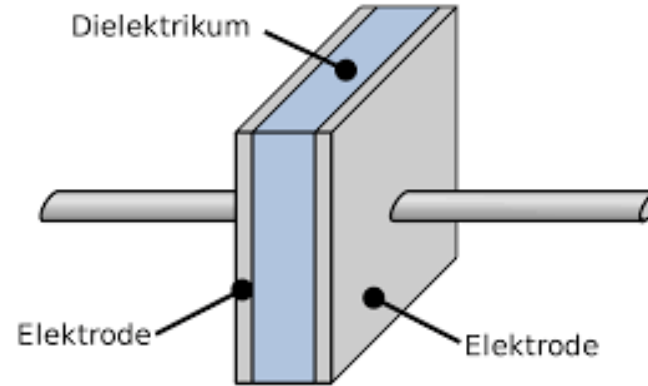
Kondensator



Elektrolyt-Kondensator



Kondensator zbudowany jest z dwóch przewodników rozdzielonych warstwą dielektryka.

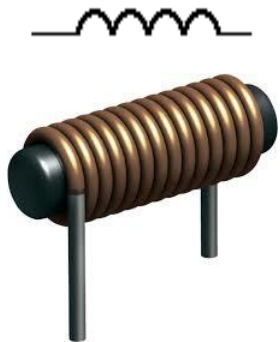


Doprowadzone napięcie do okładzin kondensatora powoduje zgromadzenie się na nich ładunku elektrycznego.

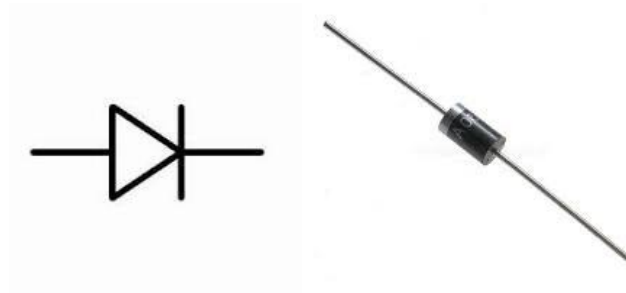
Ze względu na budowę kondensatory dzielimy np. na ceramiczne, zwojowe, elektrolityczne.

Parametrem kondensatora jest pojemność oznaczona literą C, którą wyraża się w faradach F. np. $6,8 \mu\text{F}$ 160 V, $100 \mu\text{F}$ 16 V.

Cewka indukcyjna



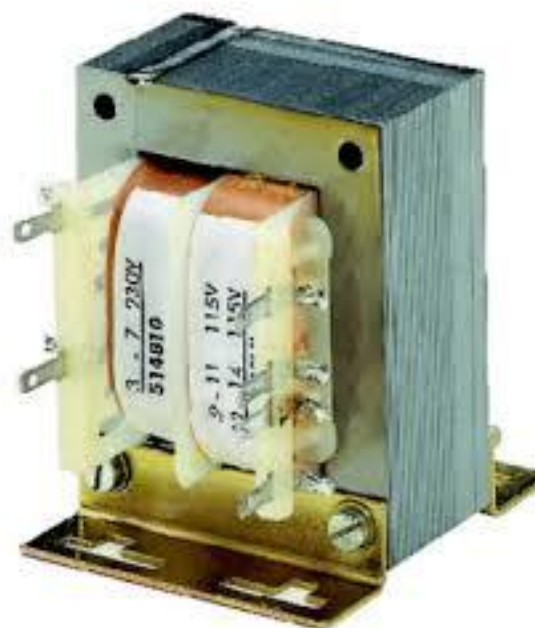
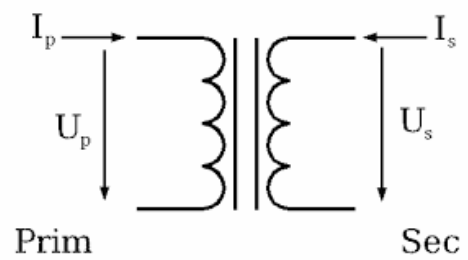
Dioda – prostownicza



Dioda LED



Transformator



2. Układy sekwencyjne i kombinacyjne.

Układami sekwencyjnymi nazywamy układy cyfrowe, w których **stan wyjść zależy od stanu wejść oraz od poprzednich stanów** układu. W układach tych oprócz elementów logicznych (kombinacyjnych) **występują elementy pamięciowe**.

Układami kombinacyjnymi nazywamy układy cyfrowe, w których **stan sygnałów wyjściowych zależy wyłącznie od bieżącego stanu sygnałów wejściowych**.

3. Układy synchroniczne i asynchroniczne

Układem synchronicznym nazywamy taki układ cyfrowy dla którego **stan wejścia wpływa na stan wyjścia** jedynie w pewnych określonych odcinkach czasu pracy układu **zwanych czasem czynnym**, natomiast w pozostałych odcinkach **czasu zwanych czasem martwym**, stan wejść nie wpływa na stan wyjścia.

*Odcinki czasu czynnego i martwego wyznaczone są przez podanie specjalnego przebiegu zwanego **przebiegiem zegarowym lub taktującym** na wejście zwane wejściem zegarowym lub taktującym.*

Układem asynchronicznym nazywamy taki układ, dla którego w **dowolnym momencie** jego działania **stan wejść oddziałuje na stan wyjść**.

4. Układy bipolarne i unipolarne

Układy cyfrowe można podzielić również ze względu na **technologię wytwarzania tranzystorów**, z których budowane są funkcje logiczne.

Układy bipolarne TTL zbudowane z tranzystorów bipolarnych.

Tranzystory bipolarne, w których prąd przepływa przez złącza półprzewodnika o różnym typie przewodnictwa (n i p). Zbudowany jest z trzech warstw półprzewodnika o typie przewodnictwa odpowiednio npn lub pnp (o nazwach emiter - E, baza - B i kolektor - C). Charakteryzuje się tym, że niewielki prąd płynący pomiędzy dwiema jego elektrodami (bazą i emiterem) steruje większym prądem płynącym między innymi elektrodami (kolektorem i emiterem).

5. Układy monolityczne i hybrydowe – kryterium podziału jest sposób realizacji wewnętrznych elementów biernych i czynnych.

W monolitycznych układach scalonych wszystkie elementy (czynne i bierne) wykonane są w monokrystalicznej strukturze półprzewodnika.



Temat: Oznaczenie cyfrowych układów scalonych.

Cele kształcenia: Zna parametry elektryczne układów cyfrowych. Rozpoznaje oznaczenia i symbole układów cyfrowych.

Zagadnienia:

Podział układów ze względu na stopień scalenia.

Oznaczenia cyfrowych układów scalonych.

Podział układów ze względu na stopień scalenia tzw. skala integracji:

Układem scalonym o małej skali integracji - SSI (ang. Small Scale Integration) jest układ zawierający do 10 bramek.

Układ scalony o średniej skali integracji - MSI (ang. Medium Scale Intergration) zawiera od 10 do 100 bramek.

Układ scalony o dużej skali integracji - LSI (ang. Large Scale Integration) zawiera od 100 do kilku tysięcy bramek.

Układy o bardzo dużej skali integracji - VLSI (ang. Very Large Scale Integration). Układy scalone zawierające więcej niż kilka tysięcy bramek.

Superduży stopień scalenia, wielki stopień scalenia, olbrzymi stopień scalenia, **SLSI, ULSI** (ang. *Super Large Scale of Integration, Ultra Large Scale of Integration*) oznacza największy stopień scalenia układu elektronicznego w obiegowej klasyfikacji.

Układy ULSI zawierają w jednej strukturze krzemowej miliony tranzystorów. Tyle elementów zawierają np. architektury procesorów 32 i 64 bitowych.

Oznaczenia cyfrowych układów scalonych - składają się z części literowej i cyfrowej

Systemy oznaczania polskich układów scalonych są znormalizowane przez normy:

BN-70/3375-15 - Elementy półprzewodnikowe. System oznaczania typów;

BN-73/3375-21 -Mikroukłady scalone. System oznaczania typów.

Pierwsza litera kodu oznacza technologię wykonania:

U - układy półprzewodnikowe, monolityczne, bipolarne

H - układy hybrydowe

M - układy MOS

Druga litera mówi o zastosowaniu:

U - układy analogiczne

L - układy cyfrowe

R - układy inne

Trzecia litera (o ile taka jest) mówi o przeznaczeniu układu: brak litery - powszechne użytkowanie

Y - profesjonalny

A - specjalny

T - profesjonalny o dużej niezawodności

Q - specjalny i dużej niezawodności

X - prototyp

Pierwsza cyfra oznacza temperaturowy zakres pracy:

4 - od -55 do +85 °C;

5 - od -55 do +125 °C;

6 - od -40 do +85 °C;

7 - od 0 do 70 °C;

8 - od -25 do +85 °C; 1 - inny zakres.

Kolejne trzy lub cztery cyfry oznaczają liczbę porządkową, która jest opisywana przez producenta.

Dodatkowa litera oznacza charakterystyczną cechę układów.

H - układy serii szybkiej

L - układy serii małej mocy

S - układy serii bardzo szybkiej

Ostatnia litera oznacza rodzaj obudowy układu:

F - obudowa płaska, metalowa, izolowana od układu;

S - obudowa płaska, metalowa, mająca kontakt elektryczny z podłożem układu i wyprowadzeniem masy;

- H - obudowa płaska z nieprzewodzącego materiału ceramicznego;
- J - obudowa dwurzędowa z nieprzewodzącego materiału ceramicznego;
- N - obudowa dwurzędowa plastikowa;
- L - obudowa kubkowa, metalowa, o wyprowadzeniach umieszczonych kołowo;
- K - obudowa czterorzędowa plastikowa;
- M - obudowa czterorzędowa plastikowa z wkładką radiatorów;
- P - obudowa czterorzędowa plastikowa z radiatorem bocznym zagiętym;
- T - obudowa czterorzędowa plastikowa z radiatorem bocznym prostym;
- R - obudowa inna.

Temat: Przerzutniki.

Zagadnienia:

1. Przerzutnik RS.
2. Przerzutnik JK.
3. Przerzutnik D.

Przerzutnik (z ang. flip-flop) jest to **podstawowy element pamiętający każdego układu cyfrowego**, przeznaczony do przechowywania i ewentualnego przetwarzania informacji. Przerzutnik współtworzy najniższe piętro struktury układu i zdolny jest do **zapamiętania jednego bitu informacji**. Grupa czterech lub ośmiu połączonych ze sobą przerzutników tworzy następną, wyższą piętro - tzw. **rejestr, zdolny już do pamiętania jednego bajta informacji**.

Przerzutnik ma dwa stany wewnętrzne 1 i 0 reprezentowane przez wyjście przerzutnika Q (przerzutniki mają również wyjście zanegowane – zmieniające stan na przeciwny, np. gdy na wejściu jest 1, na wyjściu zanegowanym otrzymamy 0 i odwrotnie). **Zmiana stanu przerzutnika następuje pod wpływem zmiany wartości sygnałów wejściowych.**

Ze względu na moment zmiany przerzutniki dzieli się na:

Asynchroniczne – pracują bez sygnału taktującego, a stan przerzutnika ustala się bezpośrednio w wyniku zmiany stanu wejść.

Synchroniczne – pracują z udziałem sygnału taktującego, a stan wejść informacyjnych jest przekazywany na wyjście w chwilach występowania określonego poziomu narastającego lub opadającego zbocza sygnału taktującego

Opis wyprowadzeń

We wszystkich przerzutnikach synchronicznych można wyróżnić następujące wyprowadzenia:

wejście (lub wejścia) informacyjne - np. **D (ang. Data)**

wejście synchronizujące, tzw. zegarowe **C (ang. Clock)**

wejścia asynchroniczne - ustawiające **Set** i zerujące **Reset** (odpowiednio: 1 i 0 na wyjściu Q)

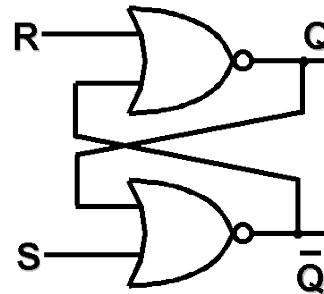
wyjście **proste Q**

wyjście **zanegowane \bar{Q}**

Wejścia R/S mają **najwyższy priorytet i służą do wymuszenia określonego stanu wyjść** niezależnie (asynchroniczne) od poziomów logicznych panujących na pozostałych wejściach informacyjnych czy zegarowych.

W rodzimej literaturze spotyka się różne określenia (a nawet oznaczenia) tego samego funkcjonalnie rodzaju wejść. Dla przykładu wejście ustawiające bywa nazywane wejściem zapalającym, a wejście zegarowe C (CP, CL, CLK, T) - synchronizującym lub taktującym.

Oznaczenie przerzutnika asynchronicznego RS zbudowanego z dwóch bramek NOR



Sumbol logiczny przerzutnika

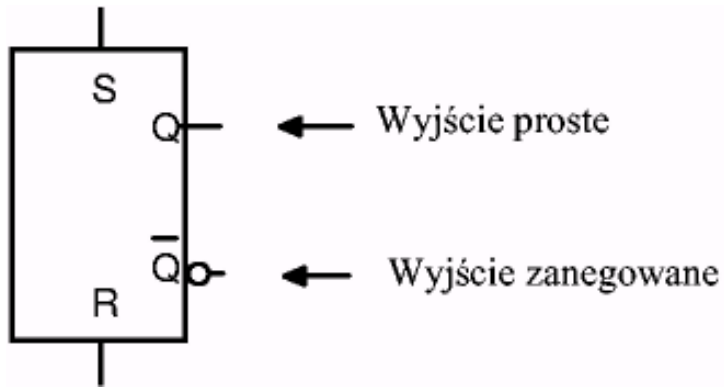
Przerzutnik RS oparty ona bramkach NOR ma dwa wejścia: S (Set-ustaw) i R (Reset-zeruj) oraz dwa wyjścia :
Q i \bar{Q}

Działa według następujących zasad:

- S=0 i R=0 – stan przerzutnika nie zmienia się;
- S=0 i R=1 – przerzutnik zostaje wyzerowany;
- S=1 i R=0 – następuje zmiana stanu przerzutnika;
- S=1 i R=1 – stan niedozwolony.

Przerzutnik RS zbudowany z bramek NOR – przykładowa realizacja i tablica stanów. W tablicy stanów zapisane także poprzednią wartość jednego w wyjść przerzutnika ponieważ jego stan zależy nie tylko od stanu wejść lecz także od jego poprzedniego stanu. Przerzutni jest elementarnym układem pamiętającym.

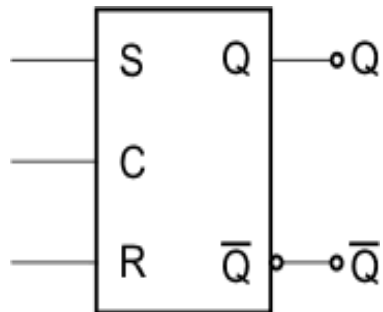
Symbol graficzny przerzutnika



Tablica stanów przerzutnika RS

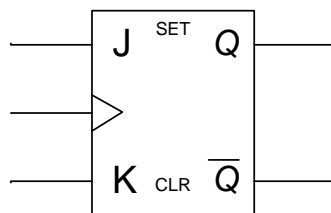
S	R	Q	Q	\bar{Q}
0	0	0	0	1
0	1	0	0	1
1	0	0	1	0
1	1	0	-	-
0	0	1	1	0
0	1	1	0	1
1	0	1	1	0
1	1	1	-	-

Synchroniczny przerzutnik RS zbudowany z dwóch bramek NAND.

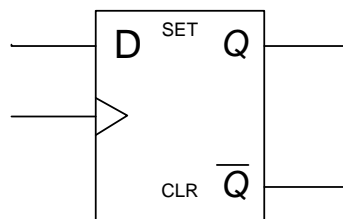


- S (set) - wejście ustawiające
- R (reset) - wejście zerujące
- C (clock) - wejście taktujące (zegar)
- Q wyjście zwykłe
- \bar{Q} wyjście zanegowane

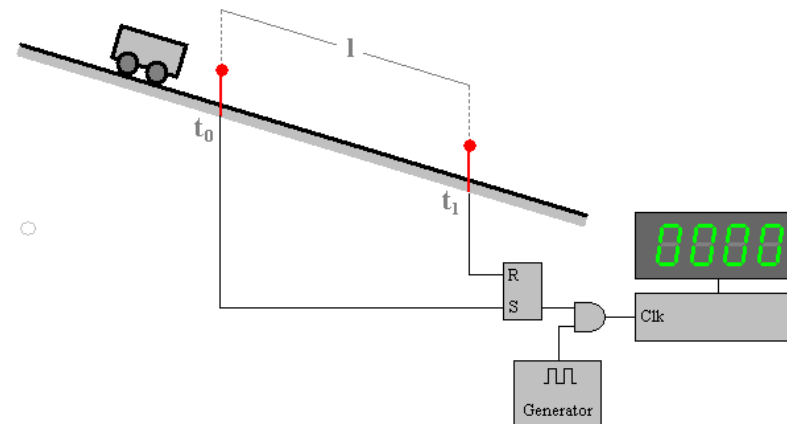
Przerzutnik JK - jest klasycznym przekładem przerzutnika synchronicznego mającego **dwa wejścia J i K** oraz wyjścia **Q** i \bar{Q} . **Przerzutnik JK nie ma stanów wejściowych niedozwolonych**. W przypadku podania sygnałów 1 na wejścia J i K jego stan następny będzie negacją stanu aktualnego.



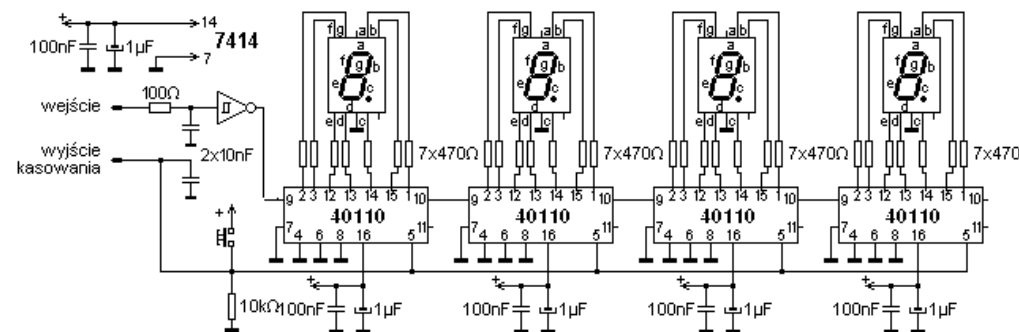
Przerzutnik D



Przerzutnik D jest jednym z podstawowych przerzutników synchronicznych, zwanym również układem opóźniającym. **Przerzutnik ma jedno wejście D** służące do przepisywania jego stanu na wyjście Q z opóźnieniem jednego impulsu taktującego. **Przerzutnik D składa się z czterech bramek NAND** stanowi rozbudowaną wersję przerzutnika RS.



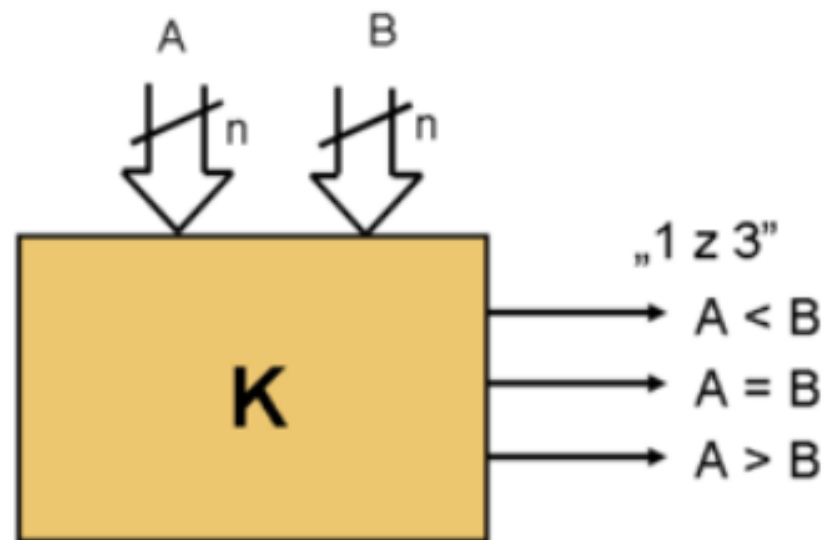
Schemat układu do pomiaru prędkości. Detektor wykrywa kiedy wózek przecina wiązkę światła. Bramka włącza impulsy zliczane przez licznik.



Schemat pojedynczego modułu licznika. Typowy licznik składa się z dekad liczących oraz dekodekówskaźników siedmiosegmentowych sterujących wyświetlaczami LED. Układ uproszczono stosując układy scalone zawierające licznik i dekodek koduskaźnika siedmiosegmentowego.

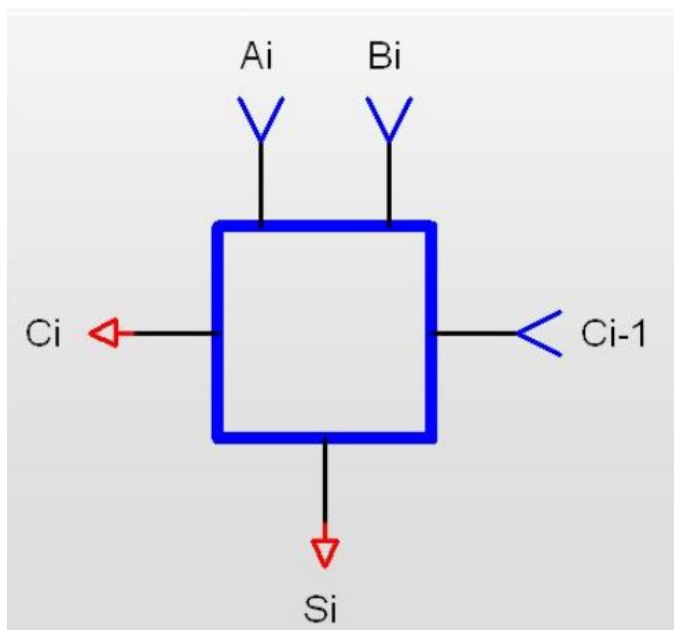
Komparator.

Komparator umożliwia porównanie dwóch liczb n-bitowych i określenie czy są sobie równe, a także która z liczb jest większa, a która mniejsza. Stan logiczny na wyjściach, określa odpowiednio sytuację gdy: $A = B$, $A > B$, $A < B$.



Temat: Sumatory, półsumator.

Sumatory -są cyfrowymi układami kombinacyjnymi umożliwiającymi wykonywanie operacji sumowania liczb binarnych. Najprostsze sumatory sumują pojedyncze liczby. Kilka szeregowo lub równoległe połączonych sumatorów może dokonywać obliczeń na liczbach wielopozycyjnych.



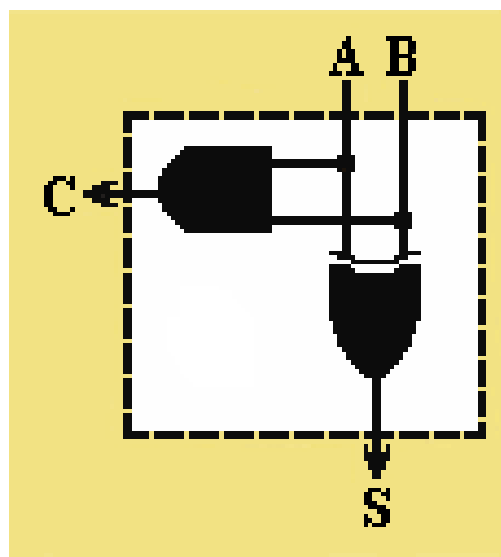
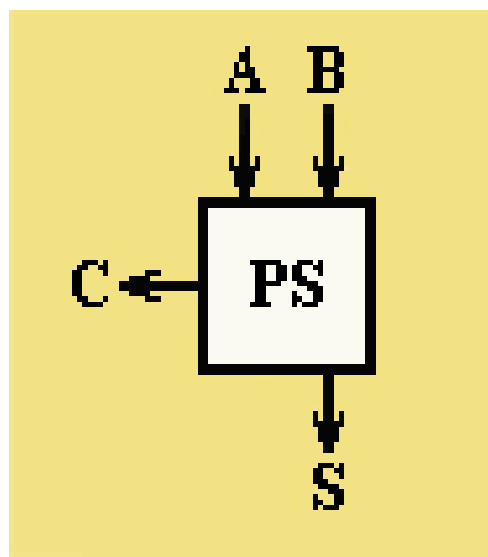
Dodajna	A_i
Dodajnik	B_i
Przeniesienie	C_{i-1}
Suma	S_i
Przeniesienie	C_i

Sumator realizuje operację dodawania, **możliwe jest łączenie ich kaskadowo (sumowanie liczb wielobitowych).**

Półsumator jest układem logicznym wykonującym dodawanie dwóch liczb jednobitowych. Półsumator ma dwa wejścia **A**, **B** oraz dwa wyjścia **S**, **C**. **Na wejścia A, B są podawane sygnały odpowiadające bitom dodawanych liczb dwójkowych.**

Np. dodając dwie jedynki otrzymuje się zero na pozycji S (ang.Sum), tj. pozycji sumowania, oraz jedynkę na wyższej pozycji C (ang.Carry), tj. pozycji przeniesienia.

Poniżej przedstawiono symbol graficzny, tablicę stanów i jedną z możliwych realizacji układowych półsumatora.



A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Symbol graficzny, tabela stanów i jedna z możliwych realizacji półsumatora

Sumator 1bitowy

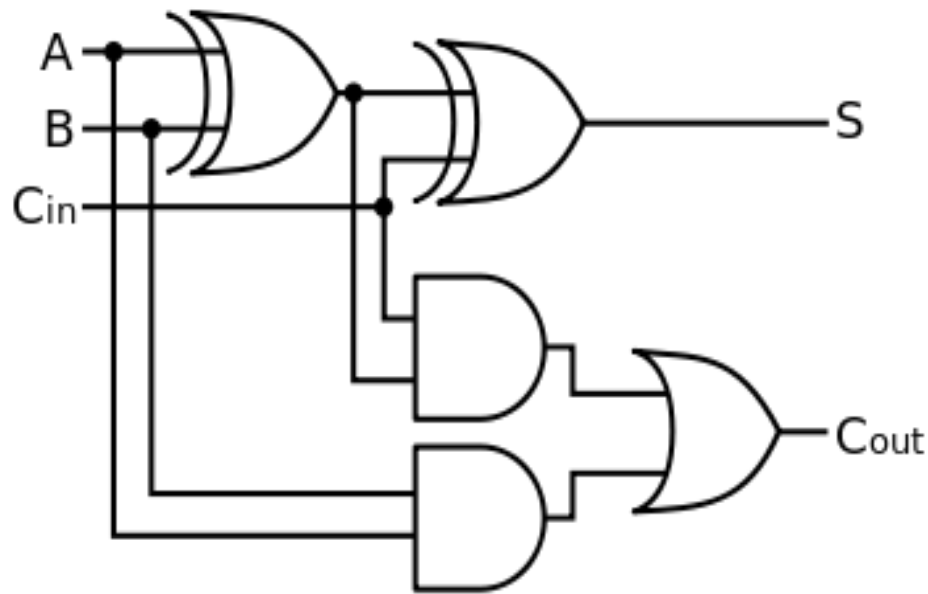


Tabela prawdy dla sumatora

a_i	b_i	c_{i-1}	s_i	c_i
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

a_i – pierwszy składnik sumy

b_i – drugi składnik sumy

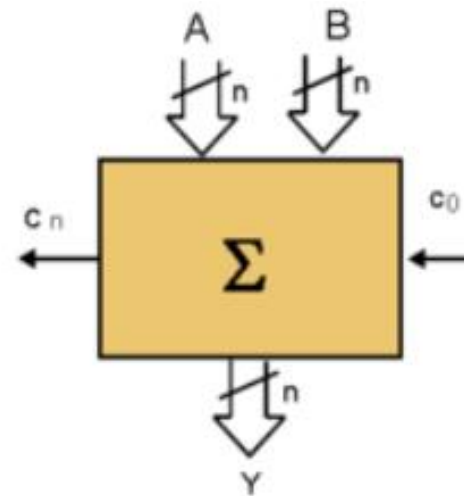
c_{i-1} – przeniesienie z poprzedniej pozycji

s_i – suma

c_i – przeniesienie

Sumator – podstawowy BF powszechnie stosowany w technice DSP

- Inne układy arytmetyczne:
- układy odejmowania
 - układy mnożące
 - układy dzielenia



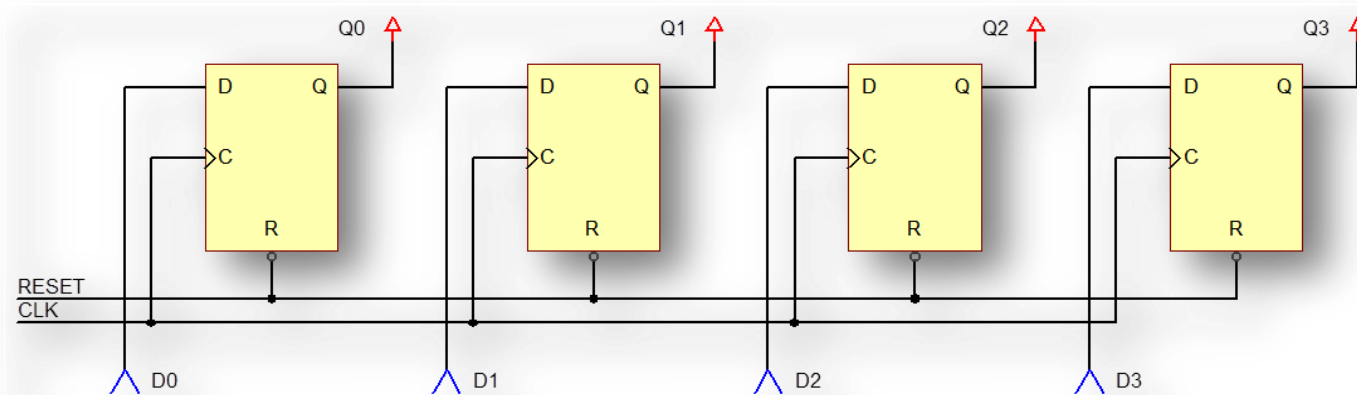
... budowane są z sumatorów.

Temat: Rejestry.

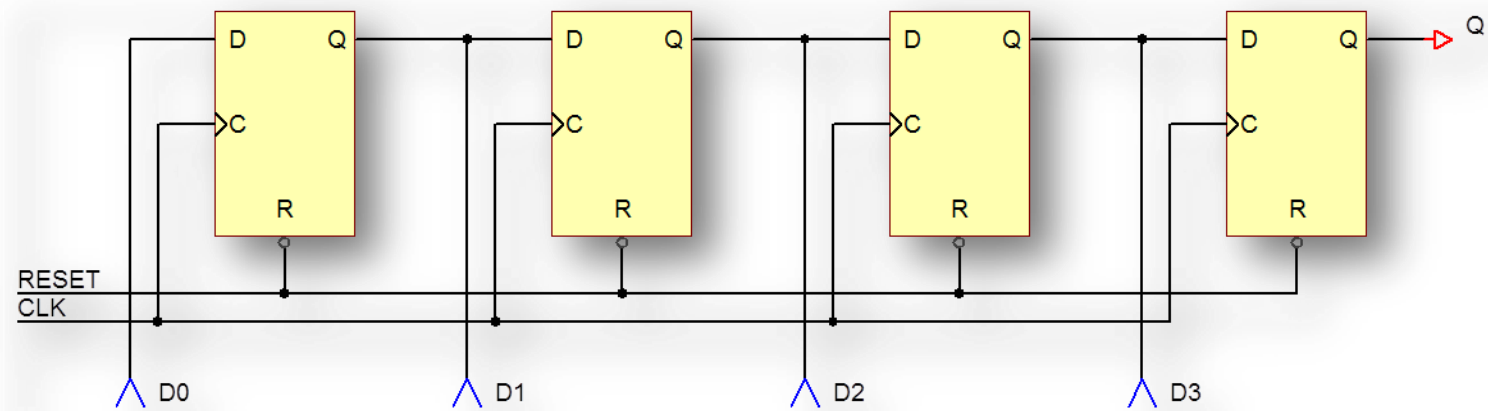
Rejestry (ang. Register) to układy zbudowane z przerzutników D. Rejestr jest układem cyfrowym służącym do zapamiętywania określonych postaci bitów danych. Każda pozycja rejestru przechowuje 1 bit informacji. Budowa rejestrów opiera się na przerzutnikach i bramkach logicznych połączonych w funkcjonalny układ logiczny. Rejestry stosuje się tam, gdzie występuje potrzeba chwilowego przechowania niewielkiej ilości informacji binarnej. Znajdują zastosowania w konstrukcjach pamięci.

Rejestry dzielą się na:

szeregowe,
równoległe,
równoległo - szeregowe,
szeregowo – równoległe.



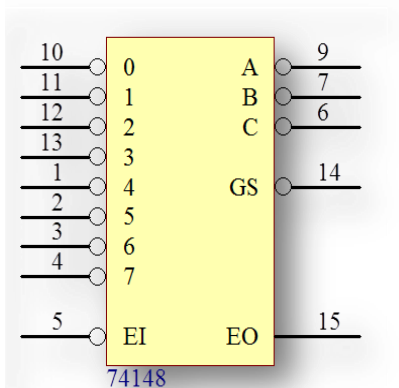
REJESTR RÓWNOLEGŁY - Informacja jest wpisywana i wyprowadzana równoległe.



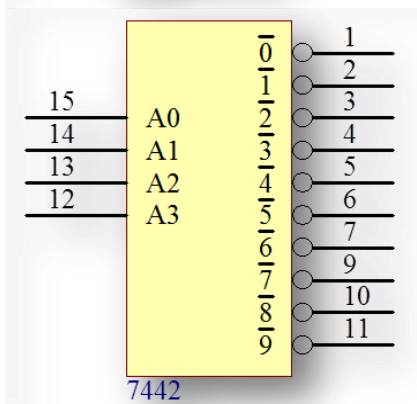
REJESTR RÓWNOLEGŁO - SZEREGOWY - Informacja jest wpisywana równoległe a wyprowadzana szeregowo.

Temat: Kodery i dekodery

Koder (enkoder) - cyfrowy układ kombinacyjny, którego zadaniem jest zamiana informacji z aktywnego wejścia na postać binarną na wyjściu. **Kodery służą do przedstawienia informacji z tylko jednego aktywnego wejścia na postać binarną.**



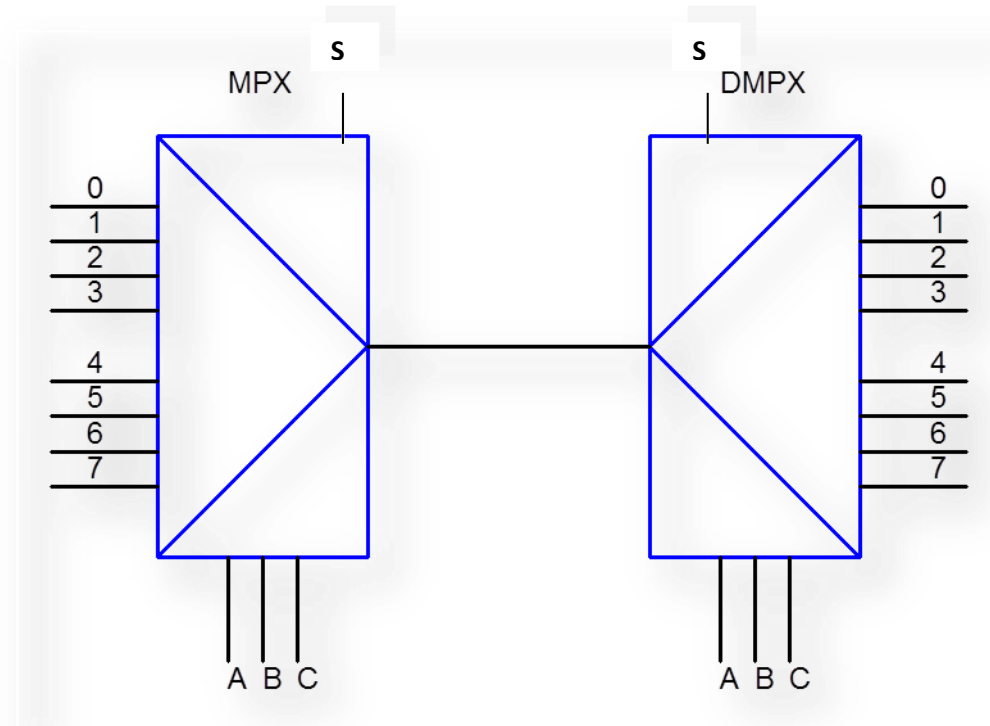
Ponieważ istnieje fizyczna możliwość jednoczesnej aktywacji więcej niż jednego wejścia informacyjnego musi istnieć możliwość "uznania" tylko jednego. Tak powstał **enkoder** priorytetowy, uznający zawsze najstarsze w hierarchii wejście (ignoruje akcje na pozostałych). Znajduje on zastosowanie np. do wprowadzania informacji z prostej klawiatury i tłumaczenie jej na kod zrozumiały dla układu cyfrowego.



Dekoder działa odwrotnie do enkodera tzn. zamienia kod binarny na jego reprezentację w postaci wybranego tylko jednego wyjścia (aktywne 0). W zależności od ilości wyjść (n) nazywa się dekodernem 1 z N.

Temat: Multipleksery i demultipleksery.

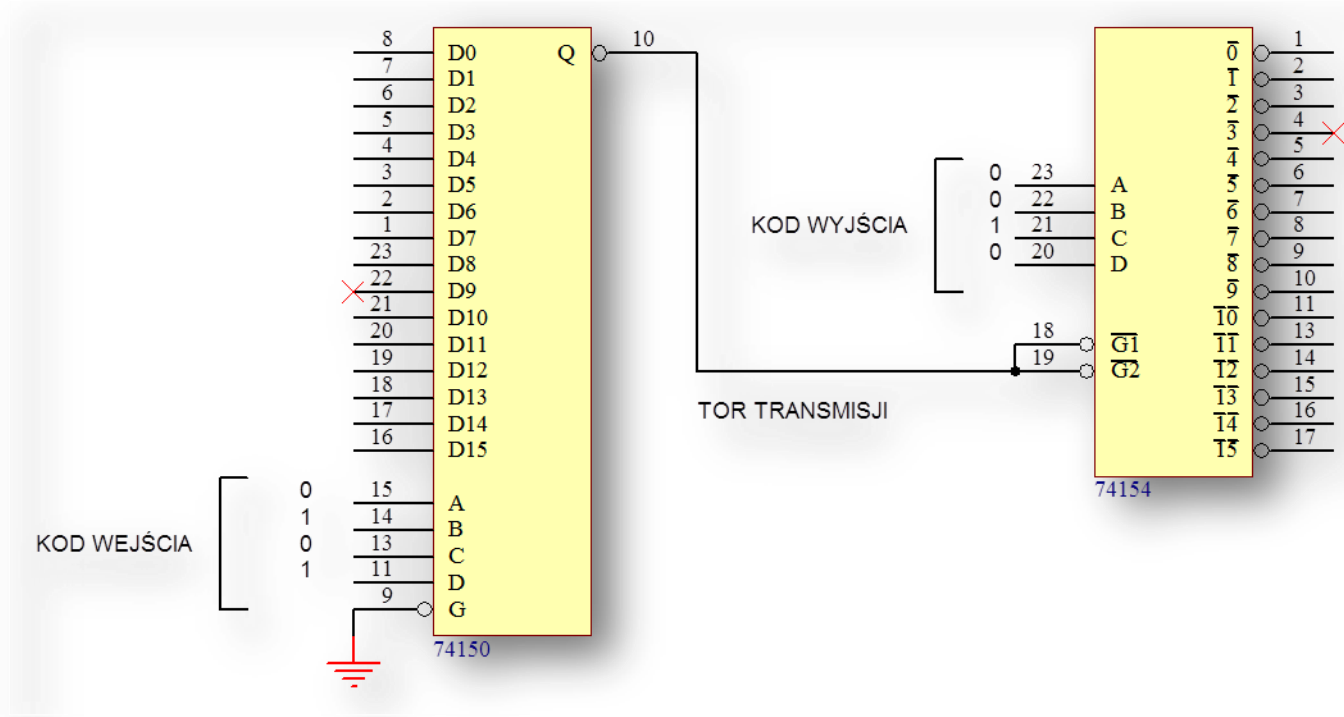
Multiplekser - ma szereg wejść, jedno wyjście, wejścia sterujące oraz wejścia strobuujące.



Schemat multipleksera i demultipleksera

Multiplekser – układ kombinacyjny, służący do wyboru jednego z kilku dostępnych sygnałów wejściowych i przekazania go na wyjście. **Demultiplekser** – układ kombinacyjny, posiadający jedno wejście, n wyjść.

Jeśli na wejście strobujuące (blokujące, ang. *strobe*) *S* podane zostanie logiczne zero, to wyjścia przyjmują określony stan logiczny (zwykle zero), niezależny od stanu wejścia oraz od wejść adresowych ABC.



Schemat multipleksera i demultipleksera (z zastosowaniem rzeczywistych układów scalonych).

Multipleksery i demultipleksery - ich zastosowaniem jest stworzenie np. toru transmisji danych udostępnianego naprzemiennie. **Multipleksler (MPX)** - w zależności od kodu wejścia (kod binarny) łączy dany numer wejścia ze wspólnym wyjściem. **Demultipleksler (DMPX)** działa na odwrót

Temat: Realizacja funkcji logicznych za pomocą bramek.

Cele kształcenia: Zna operacje logiczne. Analizuje działania układów zbudowanych z bramek logicznych.

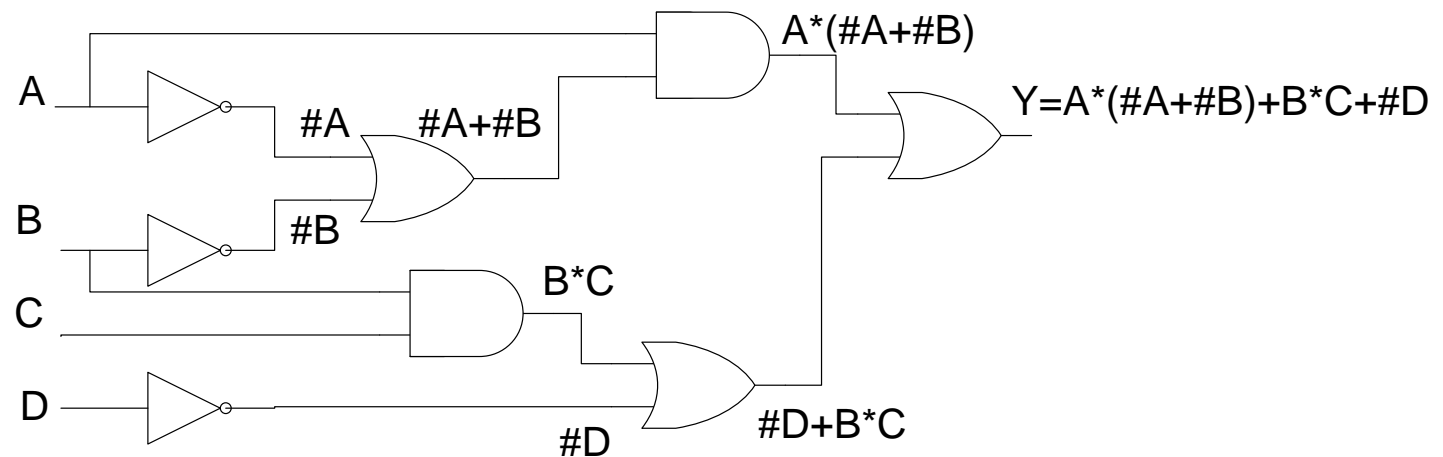
Zagadnienia:

Realizacja funkcji za pomocą bramek logicznych

Za pomocą odpowiednich połączeń bramek można zrealizować każdą funkcję.

$$Y = A \cdot (\bar{B} + \bar{A}) + B \cdot C + \bar{D}$$

Reprezentację funkcji w postaci schematu:



Literatura:

Przygotowanie stanowiska komputerowego do pracy – Tomasz Marciniuk, Krzysztof Pytel, Sylwia Osetek.

Urządzenia techniki komputerowej – Tomasz Kowalski

Wikipedia- wolna encyklopedia internetowa

Strona internetowa:

<http://klub.chip.pl/lipka/budowa/cyfra.htm>

<http://wgan.pl/fizyka/p0002.html>

Opracował Mirosław Ruciński
e-mail: nauczyciel.zsen@gmail.com